

一、目標、核心能力與課程設計

(一) 現況描述與特色

【共同部分】

該系學士班成立於 91 年，93 年增設碩士班；100 學年度併入積體電路設計研究所為該系積體電路設計碩士班，原積體電路設計研究所之 2 位教師、1 名助理及相關之空間亦一併整併，現有學生 17 人（含 7 位延修生）。

該系各班制均訂有明確之教育目標，並據以訂定核心能力，該系透過不同管道向學生、家長宣導，且定時向畢業生、家長、校友及企業雇主進行問卷調查，以了解教育目標及核心能力的達成程度。

該系依發展方向及師資專長，規劃網路通訊、軟體發展與系統整合三個專業領域。為輔導學生學習，該系編有選課指引，分別就各領域就業職場所需具備之專業知識，規劃每一領域 4 門必修及 4 至 5 門選修課程，引導學生依課程地圖規劃學習方向，但並未強制規定學生必須修畢任一領域之課程。

該系已將核心能力之培養落實於大部分之課程大綱中，各核心能力與課程之關聯性為 25% 至 46% 不等；並透過問卷了解學生、雇主、畢業生及家長等互動關係人對該系課程培育核心能力之認知情形，滿意度皆達 4 分以上。

(二) 待改善事項

【共同部分】

1. 課程與核心能力之對應關係由任課教師填寫，缺乏審查機制。同性質 2 門課之核心能力對應值差異大，不甚合理；且各課程每一章與有關之核心能力對應值均為 1，因此每門課之核心能力計算總值均大於其學分數甚多，核心能力評估問卷計算結果之可信度與意義不足。

2. 該系之調查結果顯示，教育目標與核心能力之達成度均甚高，惟學生反應實務相關課程過少，教育目標中培養學生具備應用資訊科技與專業知識之能力恐有不足，調查結果之可信度有待提升。

【學士班、碩士班部分】

1. 學、碩士班所列之選修課甚多，惟與實際開授課程差異頗大。以大四為例，每學期開課之選修僅 3 至 4 門，顯示課程規劃未確實執行，學生亦反應不利其進行學習規劃。

【積體電路設計碩士班部分】

1. 積體電路設計碩士班每年招收之人數不多，不易發展特色，目前尚缺乏完善之發展策略，有待進一步規劃。
2. 該系尚未就積體電路設計研究所併入後之教學目標、課程規劃、教師教學及學生輔導研擬對應之整合措施。

(三) 建議事項

【共同部分】

1. 宜儘速建立課程核心能力審查機制及對應值填寫方法，使評估結果更具參考與應用價值。
2. 宜加強學生實務能力之培訓機制，以提升其就業競爭力。

【學士班、碩士班部分】

1. 宜重新檢討選修課程之規劃並確實開課，使學生能依此進行學習規劃。

【積體電路設計碩士班部分】

1. 若招生人數無法增加，該系可考慮將積體電路設計碩士班與碩士班進行教學整合，以提供學生優質之學習環境。
2. 宜針對積體電路設計研究所之歸併，在教學、研究與學生輔導等方面進行相應之調整，以利合併發展。

二、教師教學與學習評量

(一) 現況描述與特色

【學士班部分】

該系設有學士班、碩士班、積體電路設計碩士班及暑期授課之資訊科技應用教學碩士學位班等班制，100 學年度上學期各班制之學生數分別為 184、52、17 及 48 人（含延畢生），現有專任教師 14 人、兼任教師 5 人，生師比尚可。專任教師均為資訊或電機專長之博士，師資流動率低，升等情況亦佳。

除課堂學習外，該系透過與業界交流、辦理研討會及訓練學生參加競賽等方式提供學生多元學習管道，並利用導師晤談、學習預警、補救教學，及教學助理與宿舍學習專區等各種措施輔導學生，多數學生對此均予以肯定，歷年教師之教學評鑑成績平均在 4.20 左右，尚無低於 3.5 而需接受教學輔導之情形。

【碩士班、積體電路設計碩士班部分】

碩士班目前尚無英文能力之畢業門檻，但於書報討論（四）要求學生需以英文簡報碩士論文或研究論文，且碩士論文需投稿至國際研討會，或被國內學術會議接受始得提出口試申請；積體電路設計碩士班則增加需下線晶片方能畢業之規定，以確保碩士生之品質。

(二) 待改善事項

【學士班部分】

1. 該系雖稱針對不同的核心能力採用自行研發量表、實作評量、報告與討論、口試、行為觀察及實習操作等不同之評量方法，惟查各學期之課程大綱，多數課程之自行研發量表僅採用筆試測驗進行學習評鑑；部分課程雖有多種評量方法，但僅籠統列出，並未明確訂定各種評量方法採用之時機及所占之比例。

2. 該系針對學生之資訊能力設有畢業門檻，學生可由專業證照、比賽獲獎、學系認可之能力檢定，或電算中心認可之測驗等取得資訊能力鑑定通過之證明，惟各種管道之標準與難易度不一，學生資訊能力程度較不易掌握。
3. 該系訂定之校、系必修共 96 學分，學生僅需再選修 11 門課（32 學分）即可畢業。部分學生及系友反應選修課程開授不足，影響學習之深度與廣度。

(三) 建議事項

【學士班部分】

1. 宜於各課程中落實多元評量之精神及作法，以確保核心能力之達成，提升學生學習成效。
2. 宜訂定更明確之資訊能力評量標準，以利學生遵循並確立學生之資訊能力。
3. 宜因應網路通訊、軟體發展與系統整合等三個專業領域之發展需求，開設更多元之選修課程，並調整必選修課程架構，以利學生可依其興趣在特定領域深入學習。

三、學生輔導與學習資源

(一) 現況描述與特色

【共同部分】

該系製作一系列選課指引文件放置於網頁，由任課教師提供課程大綱與授課計畫表，並在期中考後提出期中預警及實施補救教學；另透過導師制度，進行學生學習與生活之輔導。

系內現有專職行政人力 3 人，負責該系之行政業務；教師則依專長領域分為系統整合、網路通訊及軟體發展等三組，負責開課與經費運用之相關事宜，以確保教學品質及學生學習成效。

該系現有專屬電腦教室 1 間，系統整合實驗室、網路通訊實驗室及軟體工程實驗室各 1 間，並基於資源共享之理念，積極規劃共同實驗室，以提升空間及軟硬體設備之使用率。教學實驗室由授課教師負責管理，備有使用紀錄俾供查考；實驗室之軟硬體設備維護由學長姐帶領學弟妹執行，透過經驗傳承，使學生能快速熟悉使用方法。實驗場所均訂有安全守則，相關之實驗室與電腦教室管理辦法均已制訂。

【學士班部分】

在提供學生課外學習活動方面，除學務處舉辦之校級活動外，另由大三導師擔任系學會的指導教師，提供相關諮詢服務。

【碩士班、積體電路設計碩士班部分】

為使學生實地瞭解企業之運作，該系舉辦產業參訪活動，參訪單位以中部科學園區之廠商為主，並協助學生尋覓合作研究之機會。

(二) 待改善事項

【共同部分】

1. 師生參與國際學術交流活動之次數偏低。
2. 實務教學活動較少，不利學生印證所學。
3. 新建大樓之空間充裕，惟未來實驗室之空間配置尚未有具體之規劃。
4. 部分教室清潔不佳，影響學習品質。
5. 學生反應生涯輔導稍嫌不足，影響未來升學與就業之規劃。

【學士班部分】

1. 學生參與業界交流或實習之機會較少，教師之產學合作計畫仍有待提升。
2. 在獎勵學生參加校外競賽部分，該系目前仍缺乏積極性之有效措施。

(三) 建議事項

【共同部分】

1. 國際化為未來發展之必然趨勢，該系可與國外大學結盟，締結姊妹校，進行互訪交流活動及建立雙聯學制，並鼓勵師生參加國際研討會，以提升國際知名度。
2. 宜增加實務教學活動，以達到務實致用之目標。
3. 在搬遷至新大樓前，宜預先針對實驗室等空間使用進行妥善規劃及配置，以發揮最佳之使用效益。
4. 宜加強教室清潔維護，建構良好的學習環境。
5. 宜加強學生生涯規劃之輔導，使其能及早確立生涯發展方向。

【學士班部分】

1. 教師宜加強爭取產學合作相關計畫，以利安排學生至產業界交流或實習。
2. 宜建立積極性之獎勵機制，鼓勵學生踴躍參與各項校外競賽。

四、學術與專業表現

(一) 現況描述與特色

【共同部分】

該系目前共有專任教師 14 位，其中含教授 5 位、副教授 6 位及助理教授 3 位，其專長概分為軟體發展、網路通訊及系統整合三類。教師具電機工程學位者 6 位、資訊工程或資訊科學學位者 8 位，專長與經驗皆符合該系發展之領域。除學士班外，該系分設資訊工程碩士班、積體電路設計碩士班及暑期資訊科技應用教學碩士學位班，師資專長符合各班制教學所需。

近五年教師之研究論文發表積極，其中 SCI/EI 論文平均每年每位教師約有 1.76 篇。碩士班鼓勵學生將學位論文成果發表於國內外研討會或期刊，成果表現佳。

該校針對教師教學與研究訂定各種獎勵辦法，多位教師獲得傑出教學、傑出研究及特優導師等獎勵。教師指導學生參與全國競賽亦有多項得獎紀錄，近五年共獲得 4 項優良論文獎，師生在學術研究上均有良好表現。

(二) 待改善事項

【共同部分】

1. 多數學生之升學規劃以報考國內資訊相關名校研究所為目標，該系以五年一貫學程留下優秀學生繼續深造之構想不易落實。
2. 該系與產業之互動不足且欠缺業界知名度，學生亦缺乏相關實務經驗。
3. 該系目前尚無整合型研究計畫。

(三) 建議事項

【共同部分】

1. 宜加強誘因，積極鼓勵優秀學生參與五年一貫學程，提高其繼續留校攻讀研究所之意願。
2. 宜加強產學合作，並鼓勵師生積極參與由業界舉辦之各項競賽，以提高該系之知名度。教師之研究與教學宜與產業結合，使學生有更多機會參與與業界合作之實務專題，強化其就業競爭力。
3. 宜由資深教師引導組成團隊，積極申請整合型研究計畫，以形成特色。

五、畢業生表現與整體自我改善機制

(一) 現況描述與特色

【共同部分】

該系於 95 年接受第一週期系所評鑑且獲得認可通過，100 年 3 月獲 IEET 認證通過效期二年；原積體電路設計研究所亦於 96 年通過系所追蹤評鑑，在自我評鑑方面，已建立良好的運作制度。針對第一週期評鑑所提建議該系亦已具體改善，其努力值得肯定。95 至 99 學年度該系學士班、碩士班及積體電路設計碩士班畢業生分別為 213、54 及 34 人，應屆畢業之學生比例約為 78%、48% 及 39%，加上延畢生後比例約可達到 90%、80% 及 86%，延畢生人數過多，超過 40% 的碩士班學生需三年以上方能取得碩士學位。

該系教師教學用心，且注重學生在研究方面的訓練，學士班學生在升學方面的表現佳，碩士班畢業生之就業情形亦良好。畢業生能力具有一定的水準，包括程式設計能力、網路知識及英語能力等，對升學及就業具有助益。學士班畢業生每年約有 60% 以上考上研究所；碩士班畢業生大部分以就業為主，多數能依所學專長應聘至相關工作。受訪校友均肯定該系之教育，惟積體電路設計碩士班併入時間尚短，尚無法看出合併後之成效。

學士班畢業生為通過外語能力之畢業門檻，大多可取得語言能力鑑定，但獲得資訊專業證照之人數不多，影響畢業生初期進入就業市場之競爭力。此外，該系與業界合作之計畫及活動較少，畢業生之實務知識及體驗不足，必須經過一段時間始能適應職場的環境及文化。

為了讓畢業生了解該系近況及可提供之資源及協助，該系除訂定系友會組織章程及定期舉辦系友會外，亦利用 Facebook 建立畢業生交流平台，以利分享就業動態及心得。

(二) 待改善事項

【共同部分】

1. 畢業生就業調查被歸類為其他項目之比例偏高，不易了解其就業分布。
2. 各班制之延畢生比例過高。
3. 畢業生取得資訊專業證照人數仍過少。
4. 學生之實務經驗及業界體驗不足，不利其畢業後快速適應職場環境。

(三) 建議事項

【共同部分】

1. 宜進一步歸類及調查被歸屬為其他類畢業生之就業動態。
2. 宜儘速擬訂妥適之學習輔導機制，以降低延畢生人數。
3. 宜針對資訊專業證照之培訓及鼓勵措施，提出具體可行之策略及方法。
4. 宜多與產業界合作，進行產學合作計畫，提供學生更多與業界接觸及實務學習之經驗，俾利其畢業後能快速融入職場。

註：本報告書係經實地訪評小組、認可初審小組會議及認可審議委員會審議修正後定稿。